This Page Is Inserted by IFW Operations and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-053507

(43) Date of publication of application: 23.02.2001

(51)Int.CI.

HO1P 3/08

HO1P 5/02

(21)Application number: 11-229169

(71)Applicant: NEC CORP

(22)Date of filing:

13.08.1999

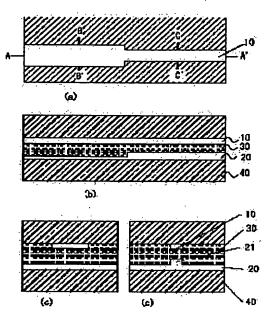
(72)Inventor: CHIKAMICHI SHOICHI

(54) WIRING BOARD AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wiring board and the manufacturing method, capable of pulling out signals with the small number of layers at the time of pulling out the signals from an LSI by matching the characteristic impedance of signal wiring, even in the case that the part of narrow width is present at a part of the signal wiring on the wiring board.

SOLUTION: In this wiring board for constituting a strip line and a microstrip line holding an insulation part 30 between the signal wiring 10 and a conductor part 20, by providing a projection part 21 for the side of the insulation part 30 of the conductor part 20 facing the signal wiring 10 and adjusting the thickness of the insulation part 30 corresponding to the width of signal wiring, the characteristic impedance of the signal wiring 10 is matched.



LEGAL STATUS

[Date of request for examination]

10.07.2000

[Date of sending the examiner's decision of rejection]

27.09.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-53507 (P2001-53507A)

(43)公開日 平成13年2月23日(2001.2.23)

(51) Int.Cl.7		識別記号	F I		5	テーマコート゚(参考)
H01P	3/08		H01P	3/08		5 E 3 4 6
	5/02	603		5/02	603J	5 J O 1 4
H05K	3/46		H05K	3/46	Z	

審査請求 有 請求項の数6 OL (全 7 頁)

5J014 CA08 CA42 CA56

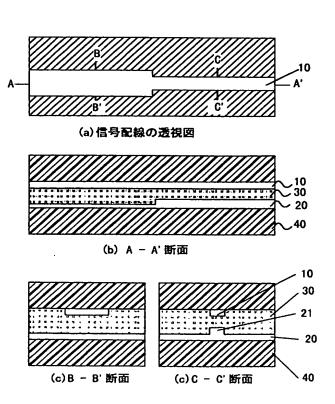
(21)出願番号	特願平11-229169	(71)出願人 000004237
		日本電気株式会社
(22)出顧日	平成11年8月13日(1999.8.13)	東京都港区芝五丁目7番1号
		(72)発明者 近道 昌一
•		東京都港区芝五丁目7番1号 日本電気株
		式会社内
		(74)代理人 100093595
		弁理士 松本 正夫
		Fターム(参考) 5E346 AA12 AA15 AA32 AA35 BB02
		BB04 BB11 BB15 FF45 HH03

(54) 【発明の名称】 配線基板とその製造方法

(57)【要約】

【課題】 配線基板上の信号配線の一部に、幅が細い部分がある場合にも、信号配線の特性インピーダンスを整合させることができる配線基板とその製造方法を提供し、かつこれによりLSIからの信号を引出す際に、層数を増やすことなくまたは少ない層数で信号を引出すことができる配線基板とその製造方法を提供する。

【解決手段】 本発明の配線基板は、信号配線10と導体部20の間に絶縁部30を挟む、ストリップライン及びマイクロストリップラインを構成する配線基板において、信号配線の幅に応じて、信号配線10に対向する導体部20の絶縁部30側に対し凸部21を設けて、絶縁部30の厚さを調節することにより、信号配線10の特性インピーダンスを整合させることを特徴とする。



10

20

【特許請求の範囲】

【請求項1】 信号配線と導体部の間に絶縁部を挟む、 ストリップライン及びマイクロストリップラインを構成 する配線基板において、

前記信号配線の幅に応じて、前記信号配線に対向する前 記導体部の前記絶縁部側に対し凸部を設けて、前記絶縁 部の厚さを調節することにより、前記信号配線の特性イ ンピーダンスを整合させることを特徴とする配線基板。

【請求項2】 ストリップライン構造を繰返し多層構造 とすることを特徴とする請求項1に記載の配線基板。

【請求項3】 LSIの端子からの配線の引出しにおい て、

前記配線基板上の前記信号配線は、

前記LSIの端子のごく近くの部分のみ幅を細くするこ とにより直流抵抗による信号波形への影響を少なくし、 この前記信号配線の幅を細くした部分には前記凸部を設 けることにより特性インピーダンスを整合させることを 特徴とする請求項1又は請求項2に記載の配線基板。

【請求項4】 前記LSIをベアチップ実装することを 特徴とする請求項3に記載の配線基板。

【請求項5】 片面に導体部を持つコア材に対し、前記 導体部の側に感光性レジストを塗布し、

信号配線の幅に応じて前記絶縁部の厚さを調節すること により、前記信号配線の特性インピーダンスを整合させ る凸部を、前記導体部に設けるために、凸部を設ける個 所の配線が描かれたフォトマスクを用いて、前記感光性 レジストを露光し、

前記感光性レジストから、前記凸部の配線となる部分を

前記コア材にメッキを行うことにより、前記導体部上に 30 前記凸部を形成し、

残る全ての感光性レジストを除去することを特徴とする 配線基板の製造方法。

【請求項6】 片面に導体部を持つコア材に対し、信号 配線の幅に応じて前記絶縁部の厚さを調節することによ り、前記信号配線の特性インピーダンスを整合させる凸 部を、前記導体部に設けるために、前記導体部に凸部を 設ける個所の配線が描かれたステンシル・スクリーンを 貼付け、

レジストを、前記コア材の前記ステンシル・スクリーン 40 上から転写し、

前記レジストの直接前記コア材に接着した部分を残し、 前記ステンシル・スクリーンを、前記ステンシル・スク リーン上の前記レジストと共にコア材から外し、

前記コア材にメッキを行うことにより、前記導体部上に 前記凸部を形成し、

残る全てのレジストを除去することを特徴とする配線基 板の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、ストリップライン 及びマイクロストリップラインを構成する配線基板とそ の製造方法に関し、特に信号配線において特性インピー ダンスが整合し品質良く信号伝送を行う配線基板とその 製造方法に関する。

2

[0002]

【従来の技術】LSI間の信号伝送においては、歪みの ない信号波形を伝送し品質の良い信号伝送を行うため に、特性インピーダンスを整合することが重要である。

【0003】そのためには、LSIパッケージを使わな いベアチップ実装が有効である。

【0004】LSIのベアチップ実装は、LSIの信号 /電源/グランド端子をLSIの片面に面状に配置し、 これをプリント配線基板などの配線基板に対し半田ボー ルにより接続する。

【0005】また、ストリップライン及びマイクロスト リップラインを構成する配線基板において、信号配線の 特性インダクタンスは、特開平09-223851に開 示された従来技術で説明されたように、信号配線の幅と 絶縁部の厚さとの比の値により定まる。このため信号配 線の幅を細くした場合に、外部との特性インダクタンス を整合させるためには、絶縁部の厚さを薄くすることが 必要になる。

[0006]

【発明が解決しようとする課題】上述したように従来の 配線基板では、LSIの端子との接続等においてはLS Iの端子間隔が非常に狭いため、LSI端子間に配線可 能な信号配線はせいぜい1層あたり1本であり、LSI の中央部から信号配線を引出すためには層数を増やすこ とが必要であった。

【0007】この回避策として、LSI近辺のみの信号 配線を細くすることが考えられるが、絶縁部の厚さが同 じ場合、特性インピーダンスが細くしない部分より高く なるため、特性インピーダンスが不整合し信号波形の反 射が生じるという問題がある。

【0008】また、信号配線を細くした場合には、これ に合わせて絶縁部を薄くし特性インピーダンスを整合さ せることも考えられるが、部分的に絶縁部を薄くするこ とは困難である。

【0009】また、基板全体で信号配線を細くすること で、絶縁部の厚さは一定のまま特性インピーダンスを整 合させることも考えられるが、信号配線が細い状態で比 較的長い距離(LSI間など)を信号伝送すると、直流 抵抗により信号波形が減衰し、信号振幅が出ないなどの 問題があるため、この方法は得策とは言えない。

【0010】また、特開平09-223851に開示さ れた従来技術では、信号配線を細くした部分の基板の反 対側を削ることで、信号配線を細くした部分の基板を薄 くし、その後で、基板の信号配線の反対側に対し金属メ 50 ッキを行うことで導体部を作成している。

【0011】しかし、この基板を削ることによる絶縁部 を薄くする方法は、基板の強度を弱くする危険性があ る。

【0012】本発明の第1の目的は、上記従来技術の欠 点を解決し、配線基板上の信号配線の一部に幅が細い部 分がある場合にも、信号配線の特性インピーダンスを整 合させることができる配線基板とその製造方法を提供す ることにある。

【0013】本発明の第2の目的は、LSIやLSIパ ッケージ、LSIソケット、コネクタ等からの信号を引 10 出す際に、引出す部分のみの信号配線の幅を細くし、か つ特性インピーダンスを整合させることにより、層数を 増やすことなくまたは少ない層数で信号を引出すことが できる配線基板とその製造方法を提供することにある。

【0014】本発明の第3の目的は、LSIパッドから 信号を引出す幅の細い信号配線を極力短くし、かつ特性 インピーダンスを整合させることにより、信号波形の歪 みや減衰の少ない品質の良い信号伝送をする配線基板と その製造方法を提供することにある。

【0015】なお、この手法は、LSIのペアチップ実 20 装のみに適用されるものではなく、LSIパッケージや LSIソケット、コネクタからの信号配線の引出しにも 適用可能である。

[0016]

【課題を解決するための手段】上記目的を達成するため 本発明の配線基板は、信号配線と導体部の間に絶縁部を 挟む、ストリップライン及びマイクロストリップライン を構成する配線基板において、前記信号配線の幅に応じ て、前記信号配線に対向する前記導体部の前記絶縁部側 に対し凸部を設けて、前記絶縁部の厚さを調節すること により、前記信号配線の特性インピーダンスを整合させ ることを特徴とする。

【0017】請求項2の本発明の配線基板は、ストリッ プライン構造を繰返し多層構造とすることを特徴とす る。

【0018】請求項3の本発明の配線基板は、LSIの 端子からの配線の引出しにおいて、前記配線基板上の前 記信号配線は、前記LSIの端子のごく近くの部分のみ 幅を細くすることにより直流抵抗による信号波形への影 響を少なくし、この前記信号配線の幅を細くした部分に 40 は前記凸部を設けることにより特性インピーダンスを整 合させることを特徴とする。

【0019】請求項4の本発明の配線基板は、前記LS 「をベアチップ実装することを特徴とする。

【0020】請求項5の本発明の配線基板の製造方法 は、片面に導体部を持つコア材に対し、前記導体部の側 に感光性レジストを塗布し、信号配線の幅に応じて前記 絶縁部の厚さを調節することにより、前記信号配線の特 性インピーダンスを整合させる凸部を、前記導体部に設 けるために、凸部を設ける個所の配線が描かれたフォト 50

マスクを用いて、前記感光性レジストを露光し、前記感 光性レジストから、前記凸部の配線となる部分を除去 し、前記コア材にメッキを行うことにより、前記導体部 上に前記凸部を形成し、残る全ての感光性レジストを除 去することを特徴とする。

【0021】請求項6の本発明の配線基板の製造方法 は、片面に導体部を持つコア材に対し、信号配線の幅に 応じて前記絶縁部の厚さを調節することにより、前記信 号配線の特性インピーダンスを整合させる凸部を、前記 導体部に設けるために、前記導体部に凸部を設ける個所 の配線が描かれたステンシル・スクリーンを貼付け、レ ジストを、前記コア材の前記ステンシル・スクリーン上 から転写し、前記レジストの直接前記コア材に接着した 部分を残し、前記ステンシル・スクリーンを、前記ステ ンシル・スクリーン上の前記レジストと共にコア材から 外し、前記コア材にメッキを行うことにより、前記導体 部上に前記凸部を形成し、残る全てのレジストを除去す ることを特徴とする。

[0022]

【発明の実施の形態】以下、本発明の実施の形態につい て図面を参照して詳細に説明する。

【0023】図1は、本発明の第1の実施の形態による 配線基板の断面図であり、(a)は、信号配線10の透 視図を示し、(b)は信号配線10と同一方向のA-A'の断面図を示し、(c)は信号配線10と直交方向 のB-B'の断面図を示し、(d)は信号配線10と直 交方向のC-С'の断面図を示す。

【0024】図1を参照すると、信号配線10の幅がB -B'よりもC-C'の側は細くなっている。ここで、 特性インピーダンスを整合させるため、細いC-C'の 側の信号配線10と対向する導体部20に凸部21を設 けることにより、絶縁部30の厚さを薄くすることでB - B' 部とC-C' 部の特性インピーダンスを等しくさ せている。ここで、導体部20は電源層導体あるいはグ ランド層導体から成り、絶縁部30はプリプレグ等から 成る。

【0025】次に、本発明の第1の実施の形態による配 線基板をドライフィルム法で形成する処理を図面を参照 して詳細に説明する。図2は、本発明の第1の実施の形 態による配線基板の、凸部21をドライフィルム法で形 成する処理の各過程における配線基板の断面図である。 図3は、本発明の第1の実施の形態による配線基板の、 凸部21をドライフィルム法で形成する処理を説明する ためのフローチャートである。

【0026】まず、コア材40の片面に感光性レジスト 50を塗布する (ステップ301)。ここで、コア材4 0はガラス布基材エポキシ樹脂銅張積層版等から成る。 【0027】次に、所望の凸部21の配線が描かれたフ ォトマスクを使って、感光性レジスト50を露光し、現 像し、凸部21の配線となる部分の不要な感光性レジス

ト50を除去する(ステップ302)。

【0028】そして、メッキを行い凸部21を形成し (ステップ303) 、最後に、感光性レジスト50を除 去する (ステップ304)。

【0029】こうして、導体部20に凸部21を形成す ることが可能となる。

【0030】ここでは、プリント配線基板を想定して片 面基板のコア材40を用いたが、両面基板に対しても同 様の製造プロセスで製造が可能である。

【0031】また、このドライフィルム法により凸部2 1を形成する方法は、プリント基板のみではなくセラミ ック配線基板等の他の配線基板にも適用が可能である。

【0032】次に、本発明の第1の実施の形態による配 線基板をスクリーン印刷法で形成する処理を図面を参照 して詳細に説明する。図4は、本発明の第1の実施の形 態による配線基板の、凸部21をスクリーン印刷法で形 成する処理の各過程における配線基板の断面図である。 図5は、本発明の第1の実施の形態による配線基板の、 凸部21をスクリーン印刷法で形成する処理を説明する ためのフローチャートである。なお、製造する配線基板 20 の各部の材質は前記ドライフィルム法による配線基板と 同じである。

【0033】まず、所望の凸部21の配線が描かれたス テンシル・スクリーン60をコア材40の片面に具備す る(ステップ501)。

【0034】次に、スキージ70を使ってレジストをコ ア材40の片面に転写する(ステップ502)。

【0035】そして、ステンシル・スクリーン60をコ ア材40の片面から外し、メッキを行い凸部21を形成 する(ステップ503)。

【0036】最後に、レジスト50を除去する(ステッ プ504)。

【0037】こうして、導体部20に凸部21を形成す ることが可能となる。

【0038】ここでは、プリント配線基板を想定して片 面基板のコア材40を用いたが、両面基板でも同様の製 造プロセスで製造可能である。

【0039】図6は、本発明の第1の実施の形態による 配線基板の一実施例の断面図である。

【0040】図6に示される本発明の第1の実施の形態 40 による配線基板を適応した具体的な一実施例において は、特性インピーダンスは"50Ω"を目標にしてお り、各部寸法は株式会社アプライド・シミュレーション ・テクノロジ社製ApsimRLGCにて計算した値で

【0041】次に、本発明を多層構造の配線基板に適応 した第2の実施の形態について図面を参照して詳細に説 明する。図7は、本発明の第2の実施の形態による配線 基板の断面図であり、導体部20を2層、信号配線10 を2層に適用した例を示している。

【0042】配線基板を更に髙多層化する場合は、図7 に示されるストリップライン構造を繰返すことにより実 現可能である。

【0043】図8は、本発明の第2の実施の形態による 配線基板を、LSIの信号引出し配線に適用した一実施 例の断面図である図8を参照すると、本実施例の配線基 板は、4列のLSIパッド80を持ち、かつ配線幅Wの 信号配線10ではLSIパッドピッチ間に1本しか配す ることしかできない。この場合に、LSIの信号引出し 配線の配線幅を配線幅Wの半分にすることと、B-B' 断面のような断面構造をとることにより、LSIパッド ピッチ間に引出し配線を2本配することができ、信号層 を2層のまま増やすことなく信号を引出すことが可能と なる。

【0044】以上好ましい実施の形態及び実施例をあげ て本発明を説明したが、本発明は必ずしも上記実施の形 態及び実施例に限定されるものではなく、その技術的思 想の範囲内において様々に変形して実施することができ る。

[0045]

【発明の効果】以上説明したように本発明の配線基板と その製造方法によれば、以下のような効果が達成され る。

【0046】配線基板上の信号配線の一部に、幅が細い 部分がある場合にも、信号配線の特性インピーダンスを 整合させることができる。これは、信号配線と対向する 電源層導体あるいはグランド層導体に対し凸部を設ける ことにより、信号配線が細い部分のみに対し絶縁部の厚 さを薄くしたためである。

30 【0047】LSIやLSIパッケージ、LSIソケッ ト、コネクタ等からの信号を引出す際に、引出す信号配 線の幅を細くしても特性インピーダンスを整合させるこ とが可能となるため、層数を増やすことなくまたは少な い層数で信号を引出すことができる。

【0048】LSIパッドから信号を引出す幅の細い信 号配線を極力短くし、かつ特性インピーダンスを整合さ せることが可能となるため、信号波形の歪みや減衰を少 なくすることができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態による配線基板の 断面図である。

【図2】 本発明の第1の実施の形態による配線基板 の、凸部をドライフィルム法で形成する処理の各過程に おける配線基板の断面図である。

【図3】 本発明の第1の実施の形態による配線基板 の、凸部をドライフィルム法で形成する処理を説明する ためのフローチャートである。

【図4】 本発明の第1の実施の形態による配線基板 の、凸部をスクリーン印刷法で形成する処理の各過程に 50 おける配線基板の断面図である。

【図5】 本発明の第1の実施の形態による配線基板 の、凸部をスクリーン印刷法で形成する処理を説明する ためのフローチャートである。

【図6】 本発明の第1の実施の形態による配線基板 の、一実施例の断面図である。

【図7】 本発明の第2の実施の形態による配線基板の 断面図である。

【図8】 本発明の第2の実施の形態による配線基板 を、LSIの信号引出し配線に適用した一実施例の断面 図である。

【符号の説明】

- 10 信号配線
- 20 導体部
- 21 凸部
- 30 絶縁部
- 40 コア材
- 50 感光性レジスト・
- 60 ステンシル・スクリーン
- 70 スキージ
- 10 80 LSIパッド

【図1】

